



(19) BUNDESREPUBLIK
DEUTSCHLAND



DEUTSCHES
PATENTAMT

(12) Offenlegungsschrift
(10) DE 40 30 148 A 1

(51) Int. Cl. 5:
H 04 N 5/073
H 04 N 5/232

DE 40 30 148 A 1

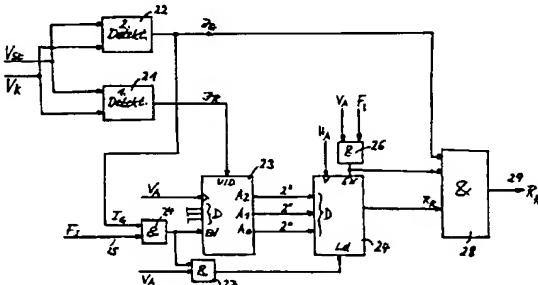
(21) Aktenzeichen: P 40 30 148.6
(22) Anmeldetag: 24. 9. 90
(43) Offenlegungstag: 26. 3. 92

(71) Anmelder:
BTS Broadcast Television Systems GmbH, 6100
Darmstadt, DE

(72) Erfinder:
Coenen, Cees, Dipl.-Ing., Breda, NL

(54) Fernsehkamerasystem

(57) Es wird ein Fernsehkamerasystem mit einem Kamerakopf und einer Kamerasteuereinheit, welche über ein Kamerakabel miteinander verbunden sind, vorgeschlagen, wobei eine Phasenverriegelungsschaltung zur Kompensation der durch das Kamerakabel verursachten Phasenverzögerung zwischen den von der Kamerasteuereinheit erzeugten und den im Kamerakopf erzeugten H- und V-frequenten Synchronimpulsen vorgesehen ist. Zur Kompensation von Phasenverzögerungen der V-frequenten Synchronimpulse bei der Übertragung von HDTV-Signalen werden bei fehlender Phasenübereinstimmung Raster-Rücksetz-Impulse erzeugt, welche einen im Kamerakopf (1) angeordneten und vom H-frequenten Synchrongenerator (12) gesteuerten Zähler (13) als Rücksetz-Impulse zugeführt werden, wobei die Ausgangssignale des Zählers (13) zur Synchronisierung des im Kamerakopf (1) erzeugten Videosignals dienen.



A1
RSA PF030039

CITED BY APPLICANT

DE 40 30 148 A 1

Beschreibung

Die Erfindung geht aus von einem Fernsehkamerasystem nach der Gattung des Hauptanspruchs.

Da die Verbindungskabel zwischen Kamerakopf und deren Kamerasteuereinheit unter Umständen recht lang sein können, sind die Laufzeiten der elektrischen Signale innerhalb dieser Kabel nicht zu vernachlässigen. Bei der Automatisierung von Fernsehkamerasystemen ist demzufolge darauf zu achten, daß unabhängig von der verwendeten Kabellänge zwischen Kamerakopf und zugehöriger Kamerasteuereinheit die Synchronisierung des über das Kabel übertragenen Videosignals optimal eingestellt ist. Das Videoausgangssignal muß deshalb auch auf einen äußeren Bezug synchronisiert werden, damit Videosignale verschiedener Quellen miteinander kombiniert werden können. Die durch ein Kabel unbekannter Länge bewirkten Phasenverzögerungen müssen kompensiert werden, damit die gewünschte H- und V-freie Synchronisierung erreicht wird.

Bekanntlich wurde bei den bisherigen Fernsehkamerasystemen die durch die Kabelübertragung bewirkte Phasenverzögerung durch Vergleich der H-frequenten Bezugssynchronimpulse mit den in der Steuereinheit empfangenen, von der Kamera gelieferten H-frequenten Synchronimpulse kompensiert, indem die dabei erzeugte Regelspannung zur Nachregelung des im Kamerakopf angeordneten H-Synchronimpulsgenerators benutzt wird. Diese beispielsweise aus der DE 32 48 216 bekannte Kompensationsart reicht bei den herkömmlichen Fernsehkamerasystemen aus, weil die Phasenverzögerung bisher immer innerhalb einer Zeilenperiode lag.

Bei der neuen Generation von Fernsehkameras entsprechend dem HDTV-Format (mit einer Zeilendauer von ca. 32 μ sec) und einem eventuellen Übertragungssystem mit Hilfe von Glasfaserkabeln (von bis zu mehreren tausend Metern Länge) können Phasenverzögerungen des Videosignals von mehreren Zeilenperioden auftreten.

Der vorliegenden Erfindung liegt daher die Aufgabe zugrunde, ein Fernsehkamerasystem, insbesondere für HDTV-Zwecke anzugeben, bei welchem eine Kompensation sowohl der H- als auch der V-frequenten Phasenverzögerung für jede verwendete Kabellänge möglich ist.

Das erfindungsgemäße Fernsehkamerasystem mit den kennzeichnenden Merkmalen des Patentanspruchs 1 hat den Vorteil, daß auch Phasenverzögerungen von mehreren Zeilenperioden schnell und sicher automatisch ausgeglichen werden.

Durch die in den Unteransprüchen aufgeführten Maßnahmen sind vorteilhafte Weiterbildungen und Verbesserungen des im Patentanspruch 1 angegebenen Fernsehkamerasystems möglich.

Ein Ausführungsbeispiel der Erfindung ist in der Zeichnung dargestellt und in der nachfolgenden Beschreibung näher erläutert. Es zeigen:

Fig. 1 ein Blockschaltbild des erfindungsgemäßen Fernsehkamerasystems,

Fig. 2 ein Blockschaltbild der V-Verriegelungsschaltung.

In Fig. 1 sind nur die zur Erläuterung des erfindungsgemäßen Fernsehkamerasystems notwendigen Teile dargestellt. Dieses System besteht im wesentlichen aus einem sog. Kamerakopf 1 zur Erzeugung eines Videosignals und aus einer Kamerasteuereinheit 2 zur weiteren Verarbeitung des Videosignals, welche über ein Kame-

rakabel 3 unbekannter Länge miteinander verbunden sind. Die in der Kameraelektronik 4 mit den darin enthaltenen optoelektronischen Wandlern (z. B. CCDs) sowie einem Vor- und Videoverstärker und Impulsaddierschaltungen erzeugten Videosignale werden über eine Kabelader 5 an die Kamerasteuereinheit 2 übertragen. In einer Impulsabtrennstufe 6 werden die H- und V-frequenten Synchronimpulse vom Videosignal abgetrennt, wobei die H-Synchronimpulse einem Phasenkomparator 7 und die V-Synchronimpulse einer V-Verriegelungsschaltung 8 zugeführt werden. Mit einem in der Kamerasteuereinheit 2 angeordneten Taktgeber 9 werden nun einerseits H-freie Synchronimpulse für den Phasenkomparator 7 und andererseits V-freie Synchronimpulse für die V-Verriegelungsschaltung 8 erzeugt.

Im Phasenkomparator 7 werden bekanntlich die beiden H-frequenten Synchronimpulsignale von Kamerakopf 1 und vom Taktgeber 9 miteinander verglichen, und bei einer Phasenabweichung der vom Kamerakopf 1 übertragenen H-Synchronimpulse vom Sollwert wird eine entsprechende Regelspannung U_{Ph} erzeugt. Diese Regelspannung U_{Ph} wird dann über die Kabelader 11 zum Kamerakopf 1 übertragen und dient zur Nachregelung eines im Kamerakopf 1 angeordneten H-Synchron-Oszillators 12. Daher hat diese Regelspannung U_{Ph} eigentlich nur kurz nach dem Einschalten des Kamerasystems bzw. kurz nach einem Kabelwechsel wegen fehlender Phasenübereinstimmung einen vom Sollwert abweichenden Wert, mit dem der Oszillator 12 nachgeregelt wird. Dieser steuert seinerseits einen Synchronisierzähler 13, welcher zusammen mit dem Oszillator 12 den Synchronisiergenerator 14 des Kamerakopfes 1 bildet.

Der V-Verriegelungsschaltung 8, welche anhand von Fig. 2 noch näher erläutert wird, werden außer dem V-frequenten Impulssignal V_k vom Kamerakopf 1 die folgenden V-frequenten Impulssignale der Kamerasteuereinheit 2 zugeführt: V-Synchronimpulse V_{St} , V-Austastimpulse V_A , H-Austastimpulse H_A sowie Halbbild-Erkennungsimpulse F_1 . In der V-Verriegelungsschaltung 8 werden diese Impulssignale so verarbeitet, daß eine fortlaufende Messung der Phasen zwischen den Impulsen V_k vom Kamerakopf 1 und den in der Kamerasteuereinheit 2 erzeugten Impulsen V_{St} stattfindet, und in Abhängigkeit von deren Phasenunterschied in der Größenordnung von beispielsweise 2 bis 3 Zeilen sog. Raster-Rücksetz-Impulse R_R erzeugt werden. Diese Rücksetzimpulse R_R werden dann dem im Kamerakopf 1 befindlichen Synchronisierzähler 13 zugeführt, welcher mittels der Rücksetzimpulse R_R entsprechend der jeweiligen V-Phasenabweichung so rückgesetzt wird, daß diese sich immer mehr vermindert. Der Synchronisiergenerator 14 gibt somit zur Synchronisierung der erzeugten Videosignale entsprechende H- und V-Synchronsignale an die Kamera-Elektronik 4 ab.

Da die Rücksetz-Impulse R_R über die gleiche Kabelader 11 wie die Regelspannung U_{Ph} übertragen wird, ist eine Addierstufe 16 vorgesehen, welcher einerseits die Regelspannung U_{Ph} und andererseits die Rücksetzimpulse R_R zugeführt werden. Das zusammengesetzte Signal $U_{Ph} + R_R$ wird im Kamerakopf 1 einerseits dem Oszillator 12 direkt und andererseits dem Rücksetzeingang des Zählers 13 über eine Detektorstufe 17 zur Abtrennung der Rücksetzimpulse R_R zugeführt. Da die Rücksetzimpulse R_R nur während der V-Austastlücke auftreten, können sie die Arbeitsweise des Oszillators 12 nicht beeinflussen.

In Fig. 2 ist die V-Verriegelungsschaltung 8 von Fig. 1

zur Erzeugung der Raster-Rücksetzimpulse R_R dargestellt. In dieser Schaltung werden zunächst die vom Kamerakopf 1 übertragenen V-frequenten Synchronimpulse mit denen im Taktgeber 9 der Kamerasteuereinheit 2 erzeugten verglichen. Dazu sind ein erster Detektor 21 zur Ableitung eines Phasenfehler-Richtungssignals I_R und ein zweiter Detektor 22 zur Ableitung eines Phasenfehler-Größensignals I_G vorgesehen, denen die genannten Impulssignale V_K und V_S zugeführt werden. Zur Verarbeitung und Auswertung dieser Phasenfehlersignale I_R und I_G sind zwei Zähler 23 und 24 vorhanden, von denen der erste Zähler 23 ein Auf-/Abwärtszähler und der zweite Zähler 24 ein Abwärtszähler ist. Dazu ist der Ausgang des ersten Detektors 21 mit dem Auf-/Ab-Eingang des Zählers 23 verbunden, welcher beim Anliegen eines einen Richtungsphasenfehler anzeigen "high"-Signals aufwärts bzw. "low"-Signals abwärts zählt. Der Steuerzähleingang (enable) ist dabei über eine UND-Stufe 24 mit dem Ausgang des zweiten Detektors 22 sowie mit der Halbbild-Erkennungsimpulse F_1 führenden Leitung 25 verbunden. Getaktet wird der Zähler 23 mit den V-frequenten Austastimpulsen V_A . Die Dateneingänge D liegen sämtlich auf "low", so daß an den Ausgängen A_0 , A_1 , A_2 ein Signal in Abhängigkeit der Verzögerung zwischen den V-frequenten Synchronimpulsen (V_K) des Kamerakopfes 1 und denjenigen (V_S) des Taktgebers 9 in ganzen Zeilenperioden abnehmbar ist.

Diese Ausgänge A_0 , A_1 , A_2 sind mit den Dateneingängen D des zweiten Zählers 24 verbunden, welcher mit den H-frequenten Austastimpulsen H_A getaktet wird. Am Steuerzähleingang (enable) liegen über eine weitere UND-Stufe 26 die V-frequenten Austastimpulse V_A und die Halbbild-Erkennungsimpulse F_1 an. Außerdem wird dem Ld-Eingang des Zählers 24 über eine weitere UND-Stufe 27 das Ausgangssignal der UND-Stufe 24 und die V-frequenten Austastimpulse V_A zugeführt, wodurch der Zähler 24 auf den Wert der auf "high" liegenden Eingänge gesetzt wird. Bei diesem Wert beginnt nun der Zähler abwärts bis Null zu zählen, um bei Erreichen dieses Wertes einen Raster-Rücksetz-Impuls R_R abzugeben. Dieser Rücksetzimpuls wird nun noch in einer weiteren UND-Stufe 28 mit dem Phasenfehler-Größensignal I_G sowie dem Signal am Steuerzähleingang verknüpft, so daß am Ausgang 29 der UND-Stufe 28 ein für die Übertragung zum Kamerakopf 1 vorgesehener Rücksetzimpuls R_R abnehmbar ist. Mit diesem Rücksetzimpuls wird der Zähler 13 des Generators 14 in Fig. 1 nach dem Abtastbeginn jeden Vollbildes jeweils auf 1 zurückgesetzt bis die V-Phasenverzögerung kompensiert ist, wobei dann der Zähler 23 die durch das Kabel 3 verursachte Signalverzögerung in Zeilenperioden gespeichert hat.

Patentansprüche

55

1. Fernsehkamerasystem mit einem Kamerakopf und einer Kamerasteuereinheit, welche über ein Kamerakabel miteinander verbunden sind, mit einer Phasenverriegelungsschaltung zur Kompensation der durch das Kamerakabel verursachten Phasenverzögerung zwischen den von der Kamerasteuereinheit erzeugten und den im Kamerakopf erzeugten H- und V-frequenten Synchronimpulsen, wobei nach Phasenvergleich der H-frequenten Synchronimpulse im Falle von fehlender Phasenübereinstimmung eine entsprechende Regelspannung zur Nachregelung des Synchronimpulsgen-

rators im Kamerakopf erzeugt wird, dadurch gekennzeichnet, daß nach Phasenvergleich der V-frequenten Synchronimpulse bei fehlender Phasenübereinstimmung ein entsprechendes Impulssignal (R_R) erzeugt wird, daß dieses Impulssignal (R_R) einen im Kamerakopf (1) angeordneten und vom H-frequenten Synchronizer (12) gesteuerten Zähler (13) als Rücksetz-Impulse zugeführt wird, und daß die Ausgangssignale des Zählers (13) zur Synchronisierung des im Kamerakopf (1) erzeugten Videosignals dienen.

2. System nach Anspruch 1, dadurch gekennzeichnet, daß die Regelspannung (U_{PH}) zur Nachregelung des Synchronimpulsgenerators (12) und das Impulssignal (R_R) nach Addition (16) gemeinsam über eine Kabelader (11) übertragen werden.
3. System nach Anspruch 2, dadurch gekennzeichnet, daß das Impulssignal (R_R) im Kamerakopf (1) mittels eines Impulsdetektors (17) von der Regelspannung (U_{PH}) abgetrennt wird.
4. System nach Anspruch 1, dadurch gekennzeichnet, daß ein Vergleich zwischen dem V-Synchronimpulssignal (V_K) des Kamerakopfes (1) und dem V-Synchronimpulssignal (V_S) der Kamerasteuereinheit (2) in einem ersten Detektor (21) zur Ableitung eines Phasenfehler-Richtungssignals (I_R) und in einem zweiten Detektor (22) zur Ableitung eines Phasenfehler-Größensignals (I_G) durchgeführt wird, daß das Phasenfehler-Richtungssignal (I_R) dem Auf-/Ab-Signaleingang eines Auf-/Abwärtszählers (23) zugeführt wird, dessen Ausgänge mit den Dateneingängen eines Abwärtszählers (24) verbunden sind, und daß am Ausgang des Abwärtszählers (24) nach dessen Start und Erreichen von Null das Rücksetz-Impulssignal (R_R) erzeugbar ist.
5. System nach Anspruch 4, dadurch gekennzeichnet, daß der Auf-/Abwärtszähler (23) mit dem V-frequenten Synchronsignal (V_A) und der Abwärtszähler (24) mit dem H-frequenten Synchronsignal (H_A) getaktet ist.
6. System nach Anspruch 4 und 5, dadurch gekennzeichnet, daß der Auf-/Abwärtszähler (23) in Abhängigkeit vom Phasenfehler-Größensignal (I_G) sowie vom Halbbild-Erkennungssignal (F_1) der Abwärtszähler (24) in Abhängigkeit vom V-frequenten Synchronsignal (V_A) sowie vom Halbbild-Erkennungssignal (F_1) gesteuert wird.
7. System nach Anspruch 4 und 5, dadurch gekennzeichnet, daß der Abwärtszähler (24) in Abhängigkeit vom Phasenfehler-Größensignal (I_G) sowie vom Halbbild-Erkennungssignal (F_1) und dem V-frequenten Synchronsignal (V_A) gestartet wird.

Hierzu 2 Seite(n) Zeichnungen

— Leerseite —

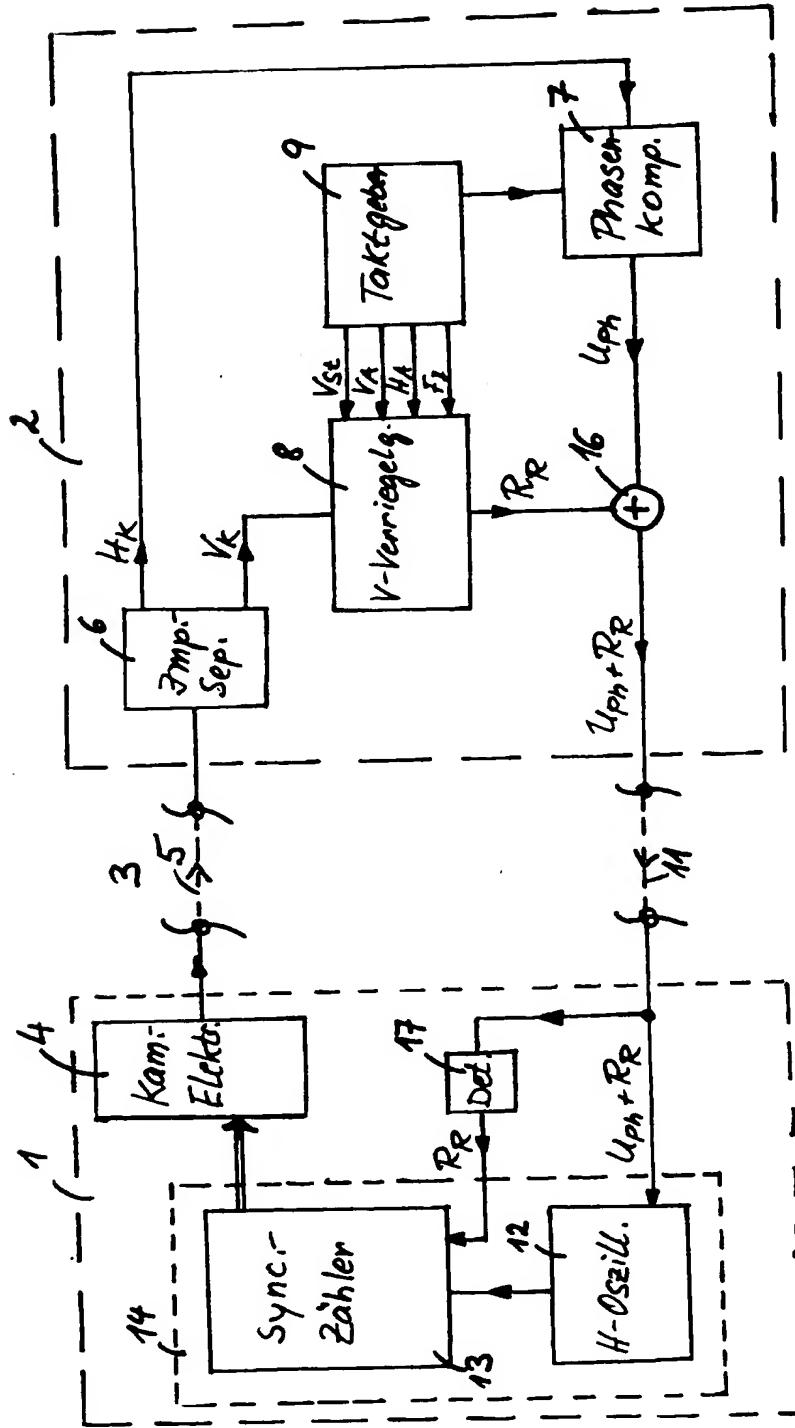


Fig. 1

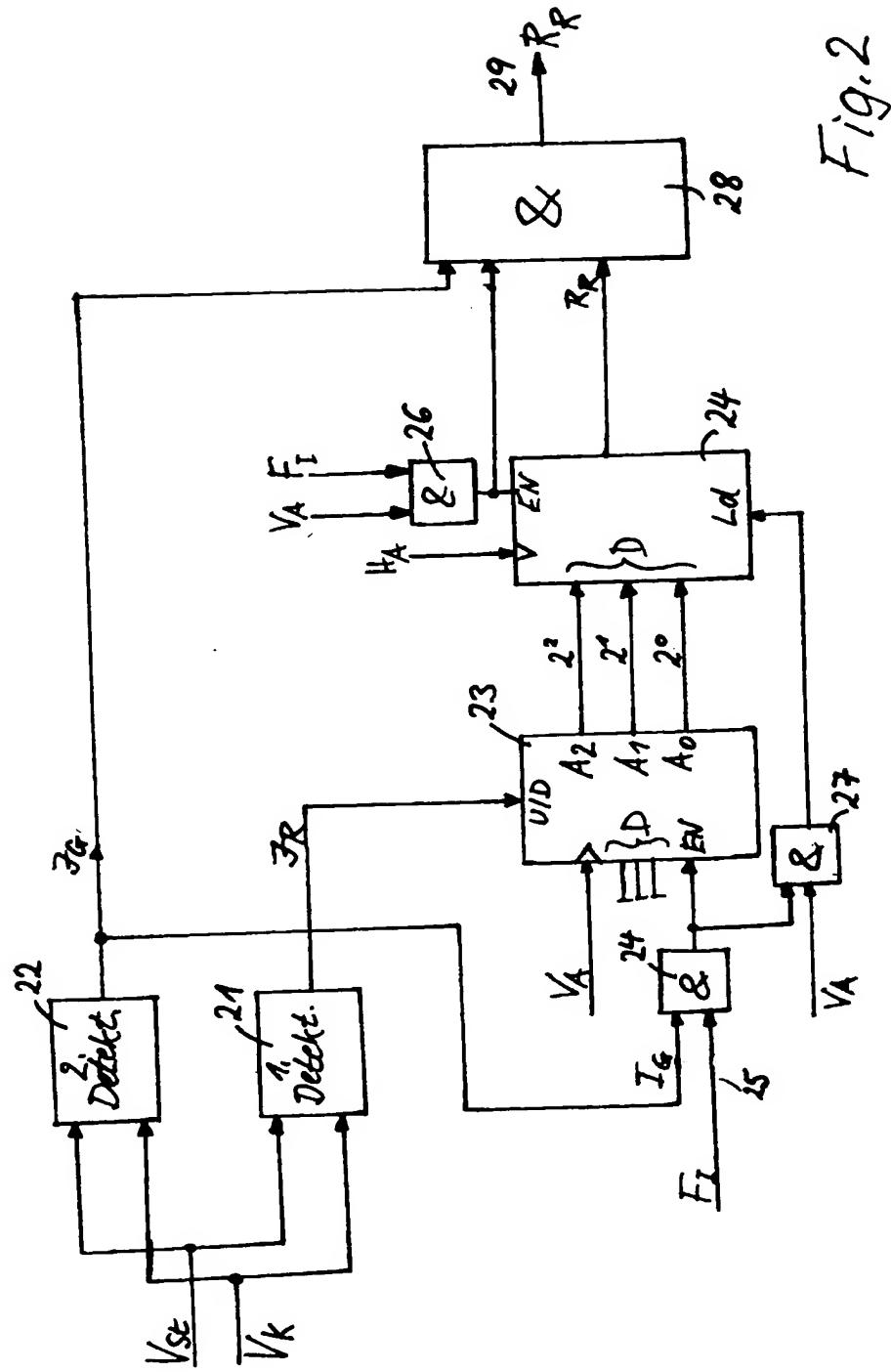


Fig. 2